

CL Getter
基本仕様書
(抜粋版)

株式会社 ケーアイテクノロジー

目 次

1.概要	4
2.一般仕様	5
3.外観	7
3.1.KIT1140(部品面視).....	7
3.2.KIT2010(部品面視).....	8
3.3.CL Getter 嵌合高さ	9
4.ブロック図	10
5.カメラリンク Getter 外部 IF 仕様	11
5.1.カメラリンクコネクタ(KIT2010 CN7) BASE1.....	11
5.2.カメラリンクコネクタ(KIT2010 CN6) BASE2 or MED/FULL	12
5.3.カメラリンクインターフェース回路	13
6.アドレスマップ	14
6.1.アドレスマップ領域概要.....	14
6.2.制御レジスタ	14
6.3.レジスタ詳細	14
6.4.メモリウィンドウ.....	14
6.5.メモリ格納.....	14
7.制御フロー	14
8.動作説明	14
9.主要部品	14
10.資料一覧.....	14
11. 取り扱い上の注意事項	14

1.概要

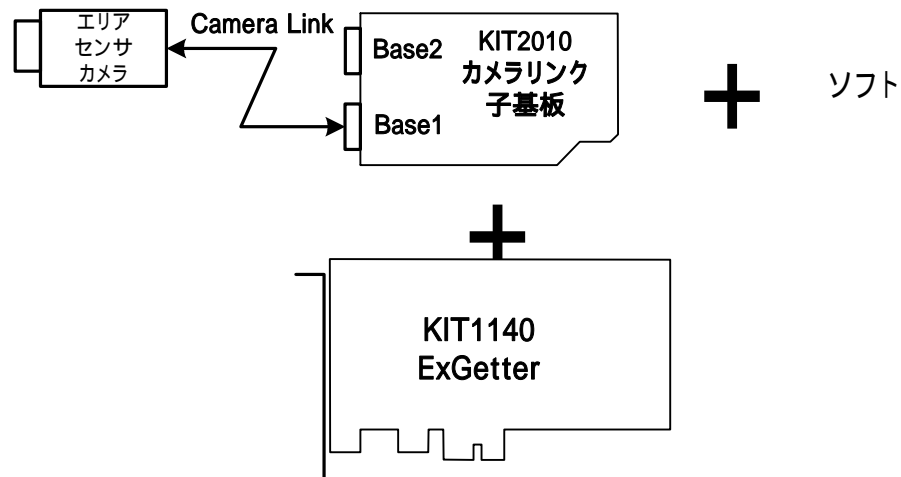
本書は、KIT1140+KIT2010 による CLGetter の仕様書です。

CL Getter はエリアセンサカメラを対象とし、画像キャプチャーの機能をベースにユーザーの画像処理回路を FPGA 内で実装・動作検証を行う事も可能です。

また、シリアル通信によりカメラ設定等の機能も有します。

本基板は PoCL には対応していません。

【概要図】



● 特長一覧

1. カメラリンク IF によるエリアセンサカメラの画像キャプチャー機能搭載(IP として内蔵)
2. 回路図、サンプル FPGA 回路を用いる事によりユーザーオリジナルの画像処理回路を FPGA 内で実装・動作確認が出来ます。
3. ユーザーの設計負荷を低減。
4. 開発期間の大幅削減が可能。(アルゴリズム検証、実機確認が迅速に行える)
5. トータルコストの低減。
6. PCIe1 バスを用いてソフトウェアより FPGA ヘレジスタ設定が可能。
7. カメラへのシリアル通信が行え、カメラ設定が可能。
8. Base 2ch 同時入力が可能。(ユーザーによる FPGA 回路変更が必要)

・搭載 FPGA

Xilinx 社 Spartan3 シリーズ XC3S5000-4FGG900C

2.一般仕様

[基板寸法]

KIT1140 基板	:167.65mm x 111.15mm(PCIe ハーフサイズ)
KIT2010 基板	:167.65mm x 98.4mm
嵌合時基板高	:14.2mm(最大)
嵌合時基板サイズ	:173.74mm x 111.15mm(カメラリンクコネクタ含む)

[電源]

供給	:+12.0V ± 5%未満 (PCIe エッジ、ATX 電源供給、同時も可)
基板内	:+12.0V +3.3V(SDRAM,FPGA , 子基板 IF 等)
	:+3.3V +2.5V(PLX , FPGA_CONFIG 用)
	:+3.3V +1.8V(FPGA_ROM)
	:+3.3V +1.5V(PLX)
	:+3.3V +1.2V(FPGA_CORE)
	:PCI+3.3V(PCIe エッジより PLX_IF , PLX_ROM 電源)

[動作環境]

温度	:10 ~ 40
湿度	:20 ~ 90%(結露無きこと)

[PCI インターフェース]

PCI Express x1	
PCI Express	:Revision 1.0a 準拠

[動作周波数]

LCLK	:ローカルバスクロック 66MHz
SDCLK	:SDRAM クロック 80MHz
PCLK	:カメラからのピクセルクロック 80MHz(Max)

[カメラインターフェース]

カメラリンク Base Configuration x2ch	
(基板の設定変更により Medium/Full Configuration に対応出来ます)	
カメラ画像データ	:8bit (16bit/32bit) 対応
FVAL	:垂直データバリッド(正論理)
LVAL(DVAL)	:水平データバリッド(正論理)
TXCLKOUT	:80MHz(Max)
エリアセンサカメラのみ対応	

シリアル通信

調歩同期方式	
ボーレート	:レジスタ設定により変更可能(Default : 9600Baud)
スタートビット	:1bit
ストップビット	:1bit
データ長	:8bit
パリティ	:無し
ビット転送	:LSB ファースト

[搭載メモリ]

SDRAM 容量	:128MByte x 2 バンク
SDRAM 構成	:32M x 32bit(16bit x 2) x 2 バンク

[ユーザーIF]

LED	:8bit (KIT1140:4bit /KIT2010:4bit)
DPSW	:4bit(KIT1140:4bit)

[PCI ベンダーID]

0x13D6	:KIT を表します
--------	------------

[PCI デバイスID]

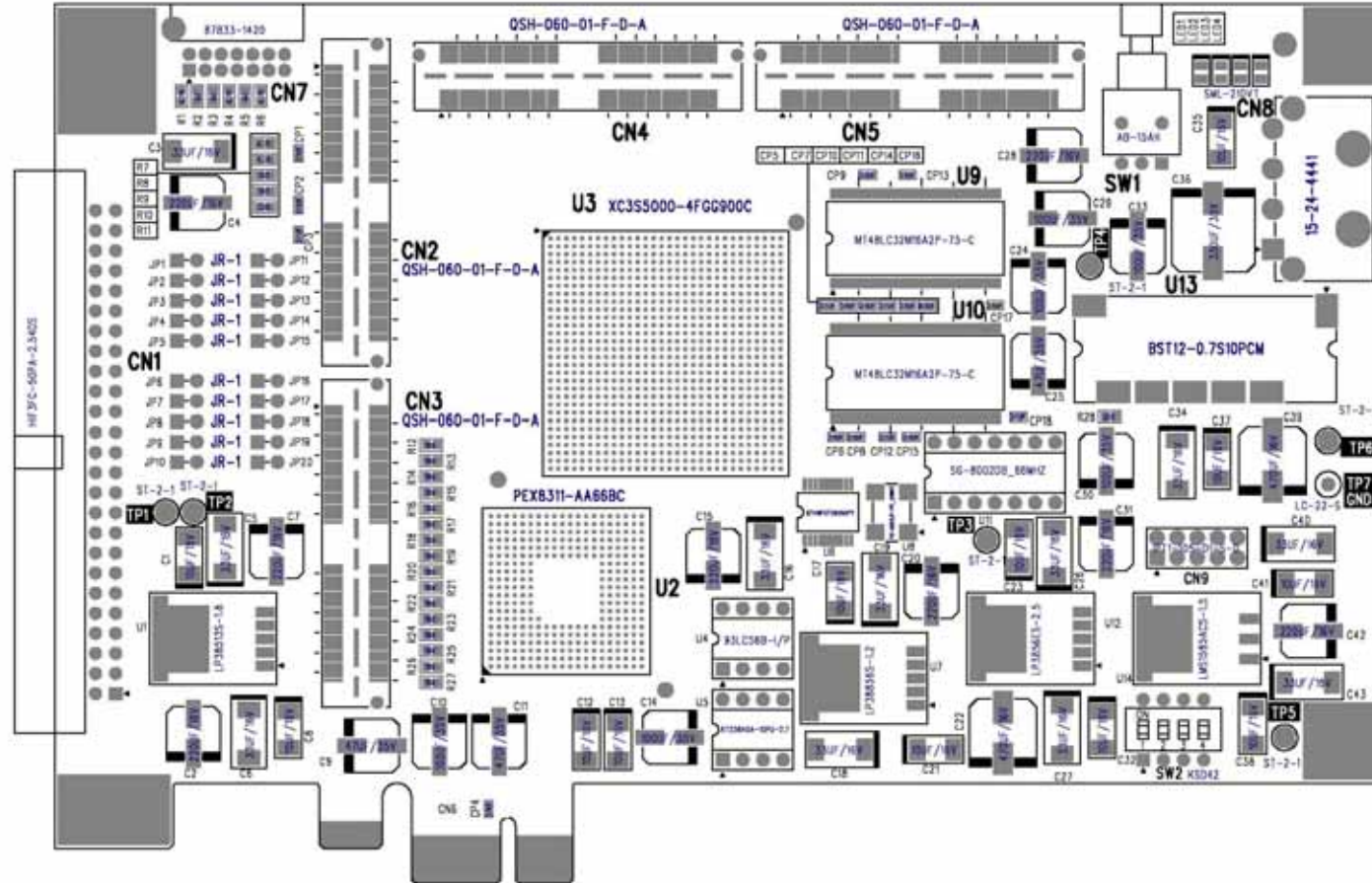
0x0051	:CLGetter を表します
--------	-----------------

[ユーザー回路IF]

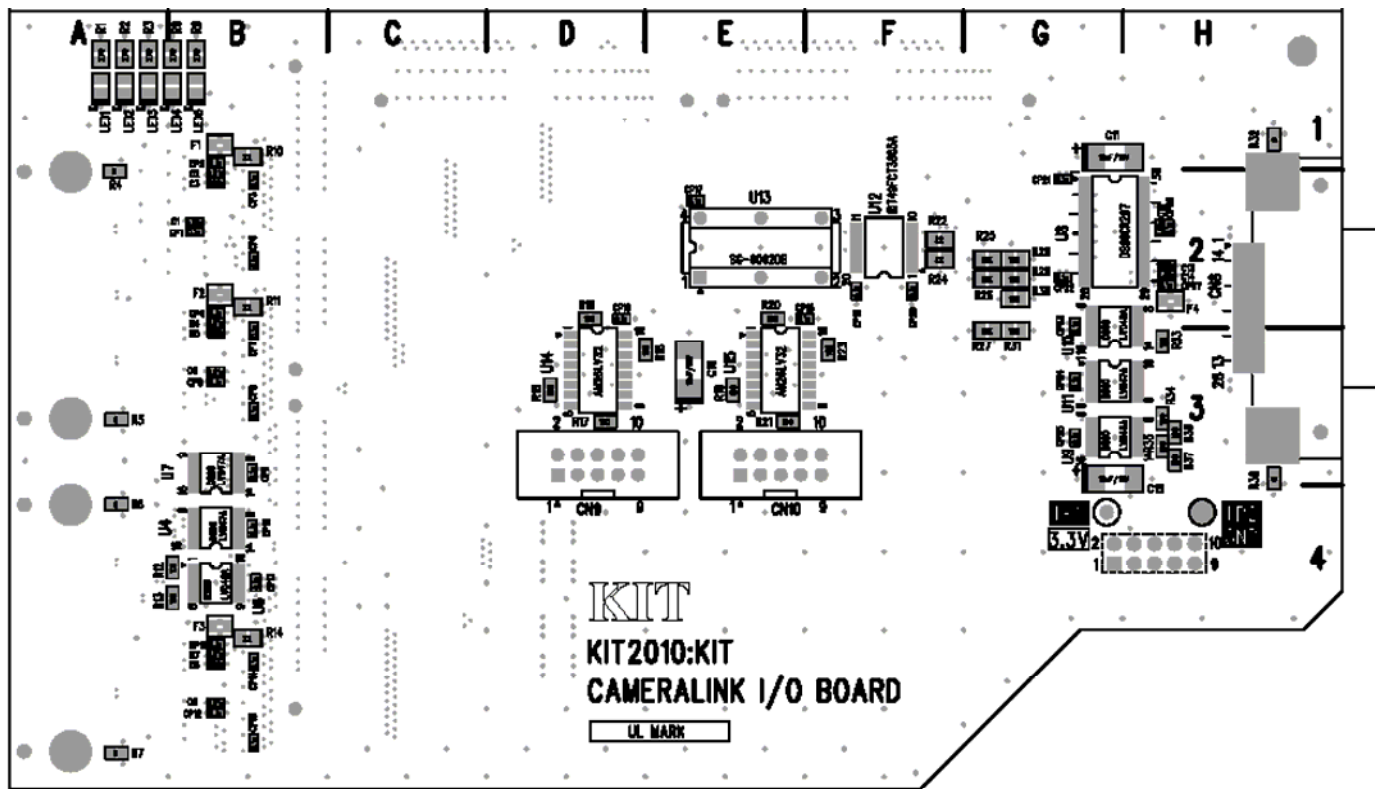
レジスタ空間	32Kbyte
メモリ空間	128Kbyte

3.外観

3.1.KIT1140(部品面視)



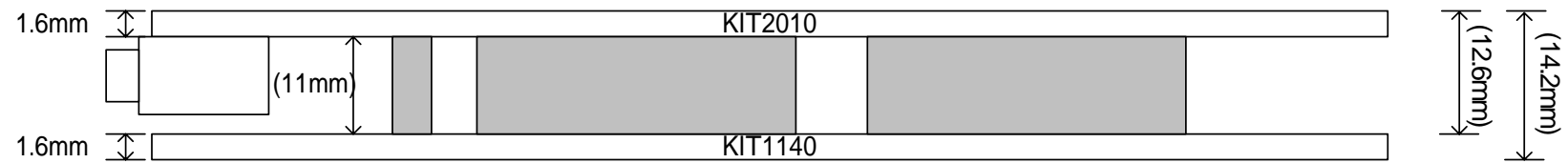
3.2.KIT2010(部品面視)



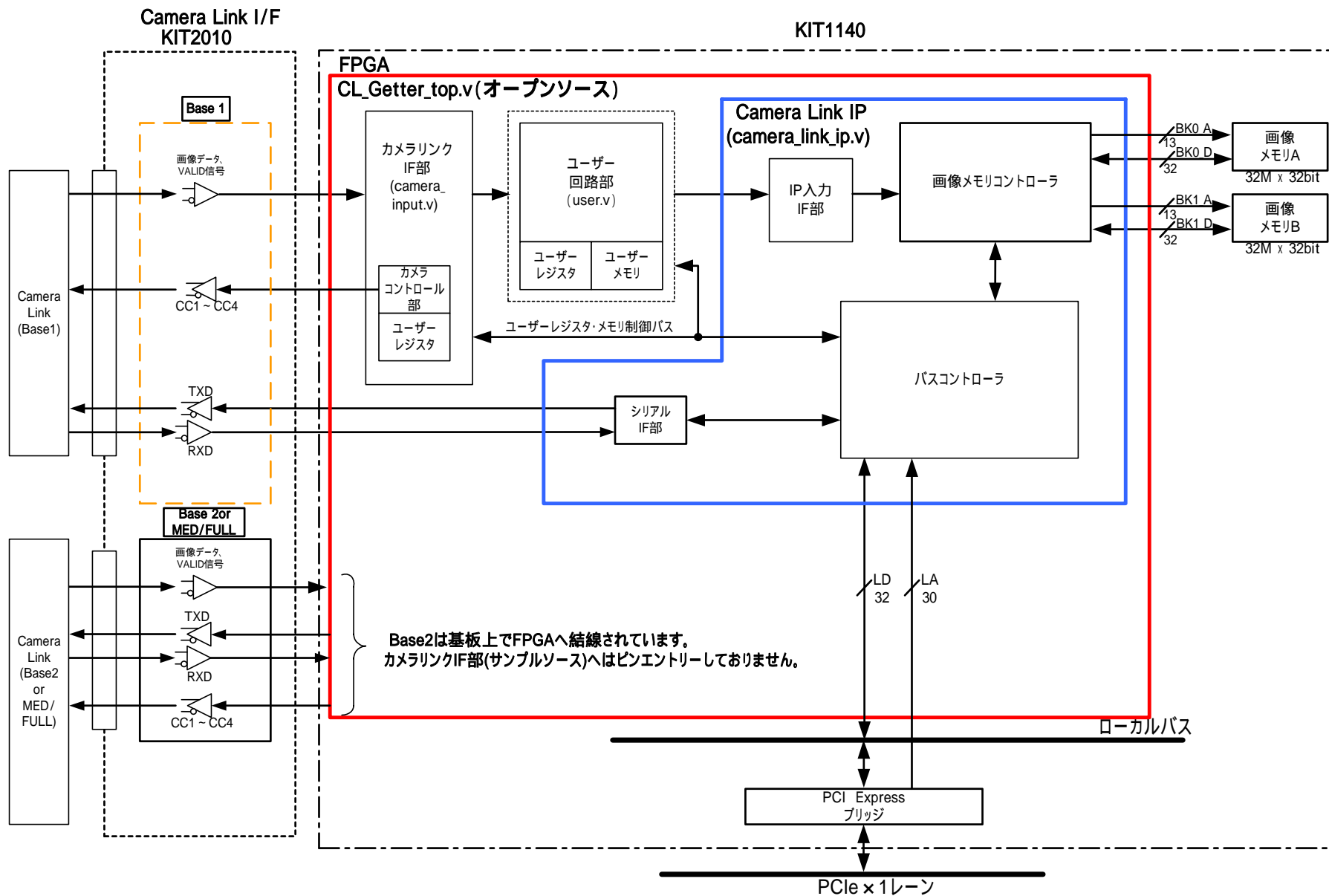
3.3.CL Getter 嵌合高さ

KIT1140 と KIT2010 を嵌合させた時の高さを示します。

下記()内寸法値は参考寸法です。

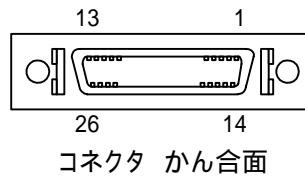


4.ブロック図



5.カメラリンク Getter 外部 IF 仕様

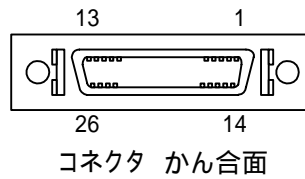
5.1.カメラリンクコネクタ(KIT2010 CN7) BASE1



カメラリンクのコネクタの信号名称を記載

番号	I/O	CN7
1		Inner Shield
2	O	CC4-
3	O	CC3+
4	O	CC2-
5	O	CC1+
6	I	SerTFG+
7	O	SerTC-
8	I	X3+
9	I	Xclk+
10	I	X2+
11	I	X1+
12	I	X0+
13		Inner Shield
14		Inner Shield
15	O	CC4+
16	O	CC3-
17	O	CC2+
18	O	CC1-
19	I	SerTFG-
20	O	SerTC+
21	I	X3-
22	I	Xclk-
23	I	X2-
24	I	X1-
25	I	X0-
26		Inner Shield

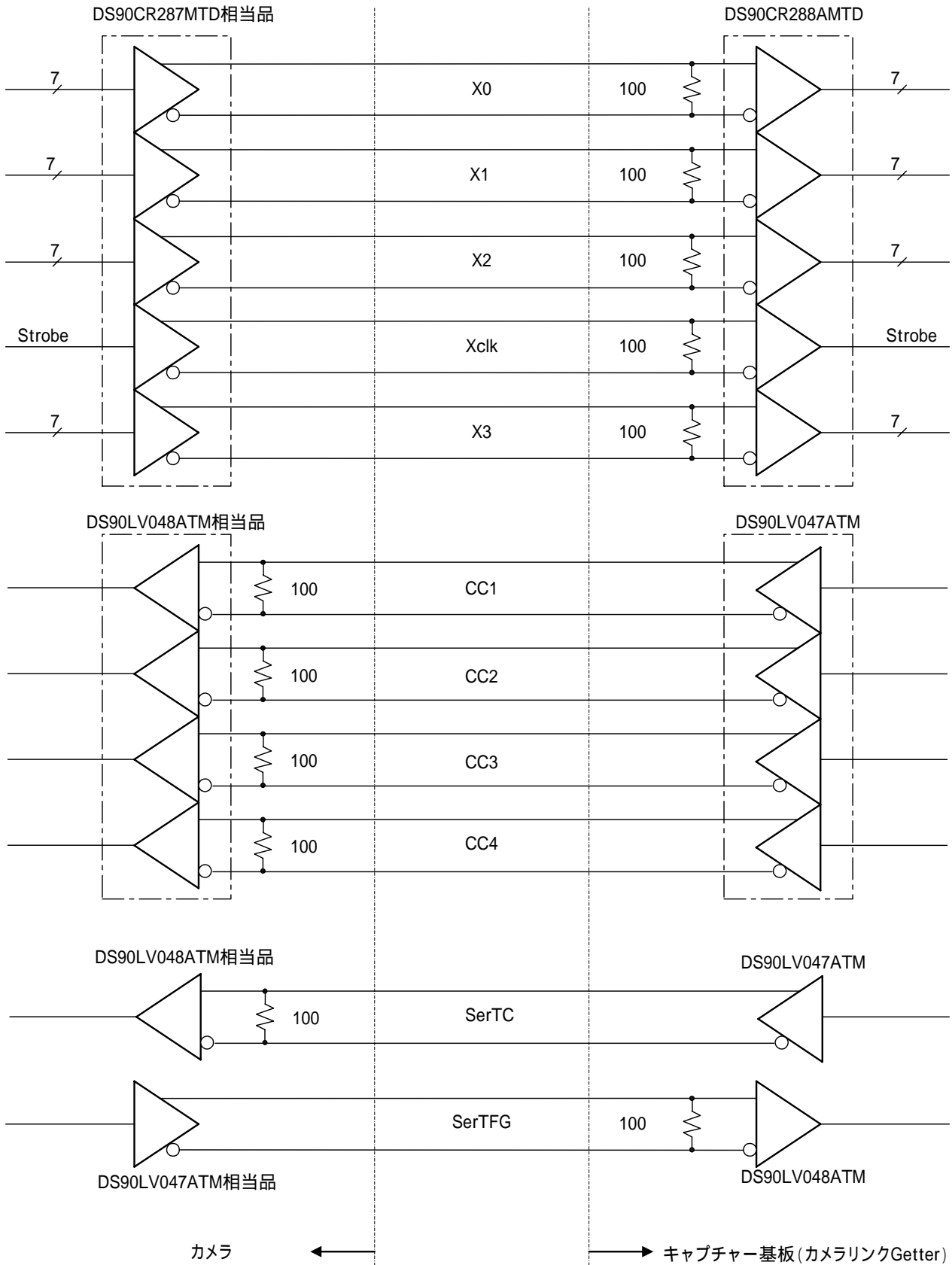
5.2.カメラリンクコネクタ(KIT2010 CN6) BASE2 or MED/FULL



カメラリンクのコネクタの信号名称を記載

Base 2ch設定時(Default)			MED/FULL設定時		
番号	I/O	CN6	番号	I/O	CN6
1		Inner Shield	1		Inner Shield
2	O	CC4-	2	I	Z3+
3	O	CC3+	3	I	Zclk+
4	O	CC2-	4	I	Z2+
5	O	CC1+	5	I	Z1+
6	I	SerTFG+	6	I	Z0+
7	O	SerTC-	7		terminated
8	I	X3+	8	I	Y3+
9	I	Xclk+	9	I	Yclk+
10	I	X2+	10	I	Y2+
11	I	X1+	11	I	Y1+
12	I	X0+	12	I	Y0+
13		Inner Shield	13		Inner Shield
14		Inner Shield	14		Inner Shield
15	O	CC4+	15	I	Z3-
16	O	CC3-	16	I	Zclk-
17	O	CC2+	17	I	Z2-
18	O	CC1-	18	I	Z1-
19	I	SerTFG-	19	I	Z0-
20	O	SerTC+	20		100
21	I	X3-	21	I	Y3-
22	I	Xclk-	22	I	Yclk-
23	I	X2-	23	I	Y2-
24	I	X1-	24	I	Y1-
25	I	X0-	25	I	Y0-
26		Inner Shield	26		Inner Shield

5.3.カメラリンクインターフェース回路



6. アドレスマップ

6.1. アドレスマップ領域概要

6.2. 制御レジスタ

6.3. レジスタ詳細

6.4. メモリウィンドウ

6.5. メモリ格納

7. 制御フロー

8. 動作説明

9. 主要部品

10. 資料一覧

11. 取り扱い上の注意事項

【重要】本製品を正しく使用する為、下記の注意事項をお守り下さい。

これらの注意事項を守らなかった場合は、全て製品保証及びサポートの対象外となります。

- 基板保護の為、ほこりや湿気の多い場所では使用・保管しないで下さい。
- 本製品を直射日光の当る場所、火気や暖房器具の近くで使用・保管しないで下さい。
- 本製品に水などの液体を掛けしないで下さい。感電及び故障の原因となります。
- 本製品を磁気や電波の発生する機器の近くでは、使用・保管しないで下さい。
- 基板に強い衝撃や静電気を与えないよう、丁寧に取り扱いして下さい。故障の原因となります。
- CL Getter は PCI Express(Gen1)スロットへ挿入する事を前提としております。他の I/F や改造基板への接続はしないで下さい。
- 電源電圧は使用の範囲内で正しく使用して下さい。仕様を満足していない電源や不安定な電源を使用した場合、基板が故障もしくは誤動作する事があります。
- 専用ケーブルを使用する事で、Camera Link 対応のカメラへ接続可能です。
- 本製品を装置へ装着する際は必ず装置の電源を OFF にして行ってください。また、取り外す際も装置の電源を OFF にして下さい。感電及び故障の原因となります。
- 本基板への一切の加工行為を行わないで下さい。
- カメラリンクケーブルや PCI Express スロットからの活線挿抜をしないで下さい。
- Vender ID/Device ID は不正に使用しないで下さい。

【輸出する際の注意事項】

本製品は日本国内での使用に限定します。本製品を日本国外で使用された場合、弊社は一切責任を負いかねます。

また、弊社では本製品に関し、海外での保守及び技術サポートは行っておりません。

お問い合わせ先

・販売に関するお問い合わせ

販売用メールアドレス: sales@kitech.co.jp

・技術に関するお問い合わせ

サポート用URL http://www.kitech.co.jp/company/contact_index.html

サポート用メールアドレス: support@kitech.co.jp